This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images, please do not report the images to the Image Problem Mailbox.

CLIPPEDIMAGE= JP408222682A

PAT-NO: JP408222682A

DOCUMENT-IDENTIFIER: JP 08222682 A

TITLE: LEAD FRAME AND MANUFACTURING METHOD THEREOF

PUBN-DATE: August 30, 1996

INVENTOR-INFORMATION:

YAMADA, JUNICHI
KAMI, TOMOE
SASAKI, MASARU

ASSIGNEE-INFORMATION:

NAME	COUNTRY
DAINIPPON PRINTING CO LTD	N/A

APPL-NO: JP07047919

APPL-DATE: February 14, 1995

INT-CL (IPC): H01L023/50;H01L021/60

ABSTRACT:

PURPOSE: To provide a lead frame adaptable to multi-terminal design of semiconductor devices and after-process such as assembling and mounting steps by making one face of the top end of each inner lead parallel to the faces of other parts thereof and the other three faces thereof recessed.

CONSTITUTION: A lead frame 10 for resin-sealed semiconductor devices mounts a semiconductor element on inner lead tip parts 11A through bumps and electrically connects it to external circuits by outer leads 12 integrated with inner leads 11. The tip part 11A is thinner than other parts of the frame 10 and nearly rectangular in cross-section. One face of the

part 11A is parallel to other parts faces of the frame 10 and other three faces of the lead 11 are made recessed.

COPYRIGHT: (C)1996,JPO

(19)日本国特許庁（JP）　(12)公開特許公報(A)　(11)特許出願公開番号
特開平8－222682
(43)公開日　平成8年(1996)8月30日

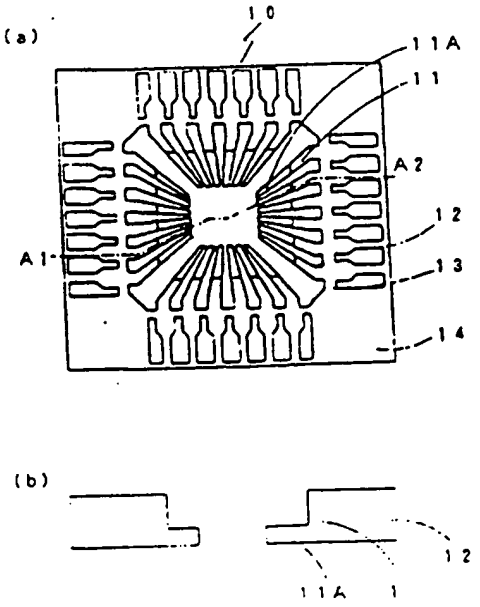
(51)Int.Cl.⁶	識別記号	庁内整理番号	F I		技術表示箇所
H01L 23/50			H01L 23/50	U	
				A	
21/60	311		21/60	311R	

(21)出願番号　特願平7－47919
(22)出願日　平成7年(1995)2月14日

(71)出願人　000002897
大日本印刷株式会社
東京都新宿区市谷加賀町一丁目1番1号
(72)発明者　山田　淳一
東京都新宿区市谷加賀町一丁目1番1号
大日本印刷株式会社内
(72)発明者　上　智江
東京都新宿区市谷加賀町一丁目1番1号
大日本印刷株式会社内
(72)発明者　佐々木　賢
東京都新宿区市谷加賀町一丁目1番1号
大日本印刷株式会社内
(74)代理人　弁理士　小西　淳美

(54)【発明の名称】　リードフレームおよびその製造方法

(57)【要約】
【目的】　半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できる高精細なリードフレームを提供する。
【構成】　半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されている。



02/19/2003, EAST Version: 1.03.0002

【特許請求の範囲】

【請求項1】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は四状に形成されていることを特徴とするリードフレーム。

【請求項2】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードに一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をバンプを介して搭載するインナーリード先端部は、板厚をリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は四状に形成されていることを特徴とするリードフレームをエッチングプロセスによって作製する方法であって、少なくとも順に、

（A）リードフレーム素材の両面に感光性レジストを塗布する工程、

（B）前記リードフレーム素材に対し、一方の面は、少なくとも半導体素子をバンプを介して搭載するインナーリード先端部形成領域において平坦状に腐蝕するためのパターンが形成されたパターン版にて、他方の面は、インナーリード先端部形状を形成するためのパターンが形成されたパターン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程、

（C）少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面側から腐蝕液による第一のエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量だけエッチング加工して止める工程、

（D）インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗膜を埋め込む工程、

（E）平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第二のエッチング加工を行い貫通させて、インナーリード先端部を形成する工程、

（F）上記エッチング抵抗膜、レジスト膜を剥離し、洗浄する工程、を含むことを特徴とするリードフレームの製造方法

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体素子をバンプを介してインナーリード先端部に搭載するための樹脂封止型半導体装置用リードフレームとその製造方法に関する。特に、フリップチップ法により半導体素子をインナーリード先端部に搭載するためのリードフレームに関する。

【0002】

【従来の技術】従来より用いられている樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）は、一般に図6（a）に示されるような構造であり、半導体装置60は、半導体素子を42%ニッケル-鉄合金等からなるリードフレームに搭載した後に、樹脂ら[illegible]

[illegible]の電極パッドのみに対応できる数のインナーリードのみを必要とするものである。そして、半導体素子61を搭載するダイパッド部62や周囲の回路との電気的接続を行うためのアウターリード部64、アウターリード部64に一体となったインナーリード部63、該インナーリード部63の先端部と半導体素子61の電極パッド66とを電気的に接続するためのワイヤ67、半導体素子61を封止して外界からの応力、汚染から守る樹脂65等からなっている。このようなリードフレームを利用した樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）においても、電子機器の軽薄短小化の時流と半導体素子の高集積化に伴い、小型薄型化かつ電極端子の増大化が顕著で、その結果、樹脂封止型半導体装置、特にQFP（Quad Flat Package）及びTQFP（Thin Quad Flat Package）等では、リードの多ピン化が著しくなってきた。上記の半導体装置に用いられるリードフレームは、微細なものはフォトリソグラフィー技術を用いたエッチング加工方法により作製され、微細でないものはプレスによる加工方法による作製されるのが一般的であったが、このような半導体装置の多ピン化に伴い、リードフレームにおいても、インナーリード部先端の微細化が進み、微細なものに対しては、プレスによる打ち抜き加工によらず、リードフレーム部材の板厚が0．25mm程度のものを用い、エッチング加工で対応してきた。このエッチング加工方法の工程について以下、図5に基づいて簡単に述べておく。先ず、銅合金もしくは42%ニッケル-鉄合金からなる厚さ0．25mm程度の薄板（リードフレーム素材51）を十分洗浄（図5（a））した後、重クロム酸カリウムを感光材とした水溶性カゼインレジスト等のフォトレジスト52を該薄板の両表面に均一に塗布する。（（図5（b））

次いで、所定のパターンが形成されたマスクを介して高圧水銀灯でレジスト部を露光した後、所定の現像液で該感光性レジストを現像して（図5（c））、レジストパターン[illegible]を形成し、硬膜処理、洗浄処理等を必要に応じ[illegible]基板[illegible]

[illegible] 07, EAST Version: 1.03.0002

51）に吹き付け所定の寸法形状にエッチングし，貫通させる．（図5（d））

次いで、レジスト膜を剥膜処理し（図5（e））、洗浄後、所望のリードフレームを得て、エッチング加工工程を終了する．このように、エッチング加工等によって作製されたリードフレームは、更に、所定のエリアに銀メッキ等が施される．次いで、洗浄、乾燥等の処理を経て、インナーリード部を固定用の接着剤付きポリイミドテープにてテーピング処理したり、必要に応じて所定の量タブ吊りバーを曲げ加工し、ダイパッド部をダウンセットする処理を行う．しかし、エッチング加工方法においては、エッチングによる[illegible]の他に板幅（面）方向にも進むため、その微細化加工にも限度があるのが一般的で、図5に示すように、リードフレーム素材の両面からエッチングするため、ラインアンドスペース形状の場合、ライン間隔の加工限度幅は、板厚の50～100%程度と言われている．又、リードフレームの後工程等のアウターリードの強度を考えた場合、一般的には、その板厚は約0．125mm以上必要とされている．この為、図5に示すようなエッチング加工方法の場合、リードフレームの板厚を0．15mm～0．125mm程度まで薄くすることにより、ワイヤボンディングのための平坦幅が少なくとも70～80μm必要であることより、0．165mmピッチ程度の微細なインナーリード部先端のエッチングによる加工を達成してきたが、これが限度とされていた．

【0003】しかしながら、近年、樹脂封止型半導体装置は、小パッケージでは、電極端子であるインナーリードのピッチが0．165mmピッチを経て、既に0．15～0．13mmピッチまでの狭ピッチ化要求がでてきた事と、エッチング加工において、リード部材の板厚を薄した場合には、アセンブリ工程や実装工程といった後工程におけるアウターリードの強度確保が難しいという点から、単にリード部材の板厚を薄くしてエッチング加工を行う方法にも限界が出てきた．

【0004】これに対応する方法として、アウターリードの強度を確保したまま微細化を行う方法で、インナーリード部分をハーフエッチングもしくはプレスにより薄くしてエッチング加工を行う方法が提案されている．しかし、プレスにより薄くしてエッチング加工をおこなう場合には、後工程においての精度が不足する（例えば、めっきエリアの平滑性）、ボンディング、モールディング時のクランプに必要なインナーリードの平坦性、寸法精度が確保されない、製版を2度行なわなければならない等製造上問題が発生になる、等問題点がある．そして、インナーリード部分をハーフエッチングにより薄くしてエッチング加工を行う方法の場合にも、製版を2度行なわなければならない、製造工程が複雑になる、という問題が[illegible]実用化[illegible]

【0005】一方、樹脂封止型半導体装置の多端子化に対応すべく、上記のリードフレームを用いて半導体素子の端子部とリードフレームのインナーリード先端部とをワイヤボンディングする方法とは異なる、半導体素子をバンプを介して外部回路と接続するための導体上に搭載するフリップチップ法が提案されている．この方法は、一般には図7に示すように、セラミック材料よりなる基板73上に配線（インナーリード）72を配し、その配線（インナーリード）72の電極部（インナーリード先端部）72A上に半導体素子70をバンプ71を介して搭載するものである．しかしながら、この方法の場合、[illegible]部72Aとを重ね合わせて接続する時にバンプ71が電極部72Aよりズレてしまい、電気的接続がうまくいかないという問題点があり、このフリップチップ法により、リードフレームのインナーリード先端部に半導体素子を搭載した、樹脂封止型半導体装置も考えられたが、特に高精細なリードフレームを用いたものは実用に至っていない．

【0006】

【発明が解決しようとする課題】このように、樹脂封止型半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できるリードフレームが求められていた．本発明は、このような状況のもと、半導体装置の多端子化に対応でき、且つ、後工程にも対応できる高精細なリードフレームを提供しようとするものであり、又、そのような高精細なリードフレームの製造方法を提供しようとするものである．

【0007】

【課題を解決するための手段】本発明のリードフレームは、半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されていることを特徴とするものである．また、本発明のリードフレームの製造方法は、半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードに一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をバンプを介して搭載するインナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されているリードフレームをエッチング[illegible]

EAST Version [illegible]

によって作製する方法であって、少なくとも順に、
（Ａ）リードフレーム素材の両面に感光性レジストを付着する工程、（Ｂ）前記リードフレーム素材に対し、一方の面は、少なくとも半導体素子をバンプを介して搭載するインナーリード先端部形成領域において平坦状に腐蝕するためのパターンが形成されたパターン版にて、他方の面は、インナーリード先端部形状を形成するためのパターンが形成されたパターン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程、（Ｃ）少なくとも、インナーリード先端部形状を形成するための、所定形状の開口[illegible]による第一のエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量だけエッチング加工して止める工程、（Ｄ）インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗層を埋め込む工程、（Ｅ）平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第二のエッチング加工を行い貫通させて、インナーリード先端部を形成する工程、（Ｆ）上記エッチング抵抗層、レジスト膜を剥離し、洗浄する工程、を含むことを特徴とするものである。尚、上記において、平坦状に腐蝕するとは、リードフレーム素材の一方の面から、腐食を行う際に、腐食による形成面（腐蝕面）を略平坦状（ベタ状）としながら腐食することであり、平坦状に腐蝕つづけることにより、既に形成されているインナーリード先端部形成のためのレジストパターンが形成されている面の腐蝕部の底部と貫通させて、インナーリード先端部を形成する。
又、上記において、凹状に形成されているとは、インナーリード側にへこんだ凹状であることを意味する。
【０００８】本発明のリードフレームの製造方法は、半導体装置の多端子化に対応したエッチングプロセスによる加工方法であり、第一のエッチング加工により、少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面側の腐蝕されたインナーリード先端部形成領域に、インナーリード先端部の（平面的な意味での）外形形状を実質的に形成してしまうものである。したがって、第一のエッチング加工において、所定量だけエッチング加工して止めるとは、インナーリード先端部の外形形状を実質的に形成できる量のエッチング加工でとめるという意味である。そして、第一のエッチング加工により腐蝕形成された、インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗層を埋め込むことにより、第一のエッチング工程によって形成されているインナーリード先端部形状を保護[illegible]平坦状に腐蝕するためのパターン[illegible]腐蝕された面側から、腐蝕液による第二のエッチング加工を行い貫通させて[illegible]
離している。尚、第一のエッチング工程において、平坦状に腐蝕するためのパターンが形成された面側からも腐蝕を行い、即ちリードフレーム素材の両面から腐蝕を行う、図４に示す方法の方が、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面側からのみ腐蝕を行う場合よりも、エッチング加工時間は短縮され、作業上メリットがある。
【０００９】
【作用】本発明のリードフレームは、上記のような構成にすることにより、半導体素子をバンプを介してインナー[illegible]
ドフレームにおいて、半導体装置作製の後工程にも対応できる、高精細なリードフレームの提供を可能としているものであり、結果として半導体装置の一層の多端子化を可能としている。詳しくは、半導体素子をバンプを介して搭載するインナーリード先端部のみをリードフレーム素材の板厚より薄くしていることにより、リードフレーム全体の強度を、全体がリードフレーム素材の板厚の場合とほぼおなじ強度に保ちながら、インナーリード部の微細加工を可能としている。半導体素子をバンプを介して搭載するインナーリード先端部のバンプとの接続面が凹状になっていることにより、バンプ接続時における位置ズレが発生してもバンプと前記接続面とが電気的接続を行い易くしている。そして、バンプとの接続面を凹状としてバンプとの接続面を挟む２面を凹状としていることにより、変形しにくいものとしている。また、本発明のリードフレームの製造方法は、このような構成にすることにより、半導体素子をバンプを介して搭載するインナーリード先端部の素子搭載面を凹状として、該素子搭載面を挟む両面を凹状に形成した、上記本発明のリードフレームの製造を可能にするものである。そして、第一のエッチング加工後、インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に耐エッチング性のあるエッチング抵抗層を埋め込んだ後に、第二のエッチング加工を行うことにより、インナーリード先端部の加工は、素材自体の厚さより薄い、薄肉部を外形加工することとなり、微細加工が可能となる。そして、板厚を全体的に薄くせず、半導体素子をバンプを介して搭載するインナーリード先端部形成領域のみを薄くして加工するため、加工時には、板厚を全体的に薄くした場合と比べリードフレーム素材全体を強固なものとしている。
【００１０】
【実施例】本発明のリードフレームの実施例を図にそって説明する。図１は本実施例リードフレームの平面図であり、図[illegible]
[illegible]

中、１０はリードフレーム、１１はインナーリード、１１Ａはインナーリード先端部、１２はアウターリード、１３はダムバー、１４はフレーム部を示している。本実施例のリードフレームは、図１（ａ）に示すように、半導体素子をバンプを介して搭載するための凹部のインナーリード先端部１１Ａを有するインナーリード１１と、該インナーリード１１を一体となって連結された外部回路と接続するためのアウターリード１２、樹脂封止の際の樹脂の流出を防ぐためのダムバー１３等を有するもので、４２％ニッケル－鉄合金を素材とした、一体ものである。インナーリード先端部１１Ａの厚さは４０μｍ［illegible］で、強度的には後工程にたえ得るものとなっている。インナーリードピッチは０．１２ｍｍと、図６（ａ）に示す半導体装置に用いられている従来のワイヤボンディングを用いた多ピン（小ピッチ）のリードフレームと比べて、狭いピッチである。本実施例のリードフレームのインナーリード先端部１１Ａは、断面が図２（ｃ）、図２（ｄ）に示すように、半導体素子搭載面側と半導体素子搭載面を挟む両側の面を凹状に形成している。半導体素子搭載面側が凹状であることによりバンプ部がインナーリード先端部１１Ａの面内に乗り易く、位置ズレが発生してもバンプと先端面が接続し易い形状である。インナーリード先端部１１Ａの３面を凹状にしていることにより、機械的にも強いものとしている。

【００１１】本実施例のリードフレームを用いた樹脂封止型の半導体装置の作製には、半導体素子の端子部との接続にワイヤボンディングを行わず、バンプによる接続を行うものであるが、樹脂の封止、タイバーの切除等の処理は、基本的に通常のリードフレームを用いてワイヤボンディング接続を施した半導体装置と同じ処理で行うことができる。図６（ｂ）は、本実施例リードフレームを用いた樹脂封止型半導体装置の概略構成を示した断面図である。

【００１２】本発明のリードフレームの製造方法の実施例を以下、図にそって説明する。図４は本発明の実施例リードフレームの製造方法を示すための、半導体素子をバンプを介して搭載するインナーリード先端部を含む要部における各工程断面図であり、ここで作製されるリードフレームを示す平面図である図３（ａ）のＣ１－Ｃ２部の断面部についての製造工程図である。図４中、４１はリードフレーム素材、４２Ａ、４２Ｂはレジストパターン、４３は第一の開口部、４４は第二の開口部、４５は第一の凹部、４６は第二の凹部、４７は半抜状面、４８はエッチング保護膜、４９はインナーリード先端部を示す。先ず、４２％ニッケル－鉄合金からなり、厚みが０．１５ｍｍのリードフレーム素材４１の両面に、ポリビニル酸カリウムを感光剤とした水溶性カゼイン［illegible］を塗布乾燥後、［illegible］パターンを用いて、両面同時に第一の開口部４３、第二の開口部４４を［illegible］ターン４２Ａ、４２Ｂを形成した。（図４（ａ））

第一の開口部４３は、後のエッチング加工においてリードフレーム素材４１をこの開口部からベタ状に腐蝕するためのもので、レジストの第二の開口部４４は、リードフレームの半導体素子をバンプを介して搭載するインナーリード先端部の形状を形成するためのものである。第一の開口部４３は、少なくともリードフレーム４１のインナーリード先端部形成領域を含むが、後工程において、テーピングの工程や、リードフレームを固定するクランプ工程で、ベタ状に腐蝕され部分的に薄くなった部分との強度が弱度になる場合があるので、エッチングを行うに［illegible］インナーリード［illegible］大きめにとる必要がある。次いで、液温５７℃、濃度４８Ｂｅ′の塩化第二鉄溶液を用いて、スプレー圧２．５ｋｇ／ｃｍ²にて、レジストパターンが形成されたリードフレーム素材４１の両面をエッチングし、ベタ状（平坦状）に腐蝕された第一の凹部４５の深さがリードフレーム部材の１／３に達した時点でエッチングを止めた。（図４（ｂ））

この段階で、図４（ｃ）に示すインナーリード先端部４９部の（平面的な意味での）外形形状が実質的に作られている。上記第１回目のエッチングにおいては、リードフレーム素材４１の両面から同時にエッチングを行ったが、必ずしも両面から同時にエッチングする必要はない。少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターン４２Ｂが形成された面側から腐蝕液によるエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量エッチング加工し止めることができれば良い。本実施例のように、第１回目のエッチングにおいてリードフレーム素材４１の両面から同時にエッチングする理由は、両面からエッチングすることにより、後述する第２回目のエッチング時間を短縮するためで、レジストパターン４２Ｂ側からのみの片面エッチングの場合と比べ、第１回目エッチングと第２回目エッチングのトータル時間が短縮される。次いで、第二の開口部４４側の腐蝕された第二の凹部４６にエッチング保護膜４８としてのアルカリ性のあるホットメルト型ワックス（サン・インクテック社製の商品名ワックス、型番ＭＨ　Ｗ６）を、ダイコータを用いて、塗布し、ベタ状（平坦状）に腐蝕された第二の凹部４６に埋め込んだ。レジストパターン４２Ｂ上も該エッチング保護膜４８に塗布された状態とした。（図４（ｄ））

エッチング保護膜４８を、レジストパターン４２Ｂ上全面に塗布する必要はないが、第二の凹部４６を含む一部にのみ塗布することは困難なために、図４（ｄ）に示すように、第二の凹部４６とともに、第二の開口部４４側全面にエッチング保護膜４８を塗布した。本実施例で使用したエッチング保護膜４８は、アルカリ、［illegible］ターンを水に［illegible］

ング時にある程度の柔軟性のあるものが、好ましく、特に、上記ワックスに限定されず、いわゆる化学のしのでもよい。このようにエッチング抵抗層４８をインナーリード先端部の形状を形成するためのパターンが形成された面側の腐蝕された第二の凹部４６に埋め込むことにより、後工程でのエッチング時に第二の凹部４６が腐蝕されて大きくならないようにしているとともに、高精細なエッチング加工に対しての機械的な強度補強をしており、スプレー圧を高く（２．５kg／cm²）とすることができ、これによりエッチングが深さ方向に進行し易くなる。この後、ヘタ状（平坦状）に腐蝕された第一の凹部４５形成面側からリードフレーム素材４１をエッチングし、貫通させ、インナーリード先端部４９を形成した。（図４（d））

この際、インナーリード先端部のエッチング形成面４９Sはインナーリード側にへこんだ凹状になる。また、先の第１回目のエッチング加工にて作製された、エッチング形成面４９Sを挟む２面もインナーリード側にへこんだ凹状である。次いで、洗浄、エッチング抵抗層４８の除去、レジスト膜（レジストパターン４２A、４２B）の除去を行い、インナーリード先端部４９が微細加工された図４（e）に示すリードフレームを得た。エッチング抵抗層４８とレジスト膜（レジストパターン４２A、４２B）の除去は水酸化ナトリウム水溶液により溶解除去した。

【００１３】尚、上記実施例においては、エッチング加工にて、図３（a）に示すように、インナーリード先端部から導体部１５を延設し、インナーリード先端部同士を繋げた形状にして形成したものを得て、導体部１５をプレス等により切断除去して図１（a）に示す形状を得る。図３（a）に示すものを切断し、図１に示す形状にする際には、図５（b）に示すように、通常、補強のためポリイミドテープを使用する。図５（b）の状態で、プレス等により導体部１５を切断除去し、図２（a）、図２（b）に示すように半導体素子２０をインナーリード先端部１１Aにバンプ２１を介して搭載した後、図６（a）に示すワイヤボンディング接続のものと同様に、樹脂封止をするが、半導体素子は、テープをつけた状態のままで、図６（b）のように搭載され、そのまま樹脂封止される。

【００１４】尚、ホウ素によるインナーリード先端部４９の微細化加工は、第二の凹部４６の形状と、最終的に得られるインナーリード先端部の厚さに左右されるので、例えば、板厚tを１５０μmまで薄くすると、図４（e）に示すW₂寸法精度を１００μmとして、インナーリード先端部ピッチP₂は、１５mmまで微細加工可能となる。板厚tを３０μm程度まで薄くし、寸法精度を７０μm程度とすると、インナーリード先端部ピッチ[illegible]

は更に狭いピッチまで作製が可能となる。

【００１５】

【発明の効果】本発明のリードフレームは、上記のように、半導体素子をバンプを介してインナーリード先端部に搭載する、樹脂封止型半導体装置に用いられるリードフレームにおいて、バンプとバンプを搭載するインナーリード先端部との位置ズレが起きても、電気的接続がし易いものの提供を可能とするものであり、且つ、エッチング加工にてインナーリード先端部の微細加工が可能な構造としている。又、本発明のリードフレームの製造方法は、半導体装置の多端子化に伴う、リードフレームのインナーリード先端部のピッチ化、微細化に対応でき、且つ、半導体装置作製のためのアセンブリ工程や実装工程等の後工程にも対応できる、上記本発明のリードフレームの製造を可能とするものである。結局、本発明は、半導体装置用のリードフレームで、半導体装置の多端子化対応でき、且つ、半導体装置作製の後工程にも対応できる、高精細なリードフレームを提供することを可能としている。

【図面の簡単な説明】

【図１】実施例のリードフレーム

【図２】実施例のリードフレームを説明するための図

【図３】エッチング後のリードフレームの形状等を説明するための図

【図４】本発明実施例のリードフレームの製造工程図

【図５】従来のリードフレームのエッチング製造工程を説明するための図

【図６】樹脂封止型半導体装置図

【図７】従来のフリップチップ法を説明するための図

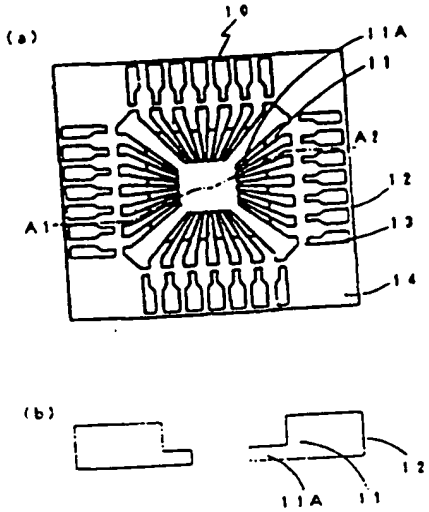
【符号の説明】

１０	リードフレーム
１１	インナーリード
１１A	インナーリード先端部
１２	アウターリード
１３	ダムバー
１４	フレーム部
１５	導体
１６	テープ
２０，２０a	半導体素子
２１，２１a	バンプ
２５，２５a	テープ
４１	リードフレーム素材
４２A，４２B	レジストパターン
４５	第一の開口部
４６	第二の開口部
４９	第一の凹部
４９S	第二の凹部
P₁	半田引血
P₂	エッチング抵抗層
t	インナーリード先端部

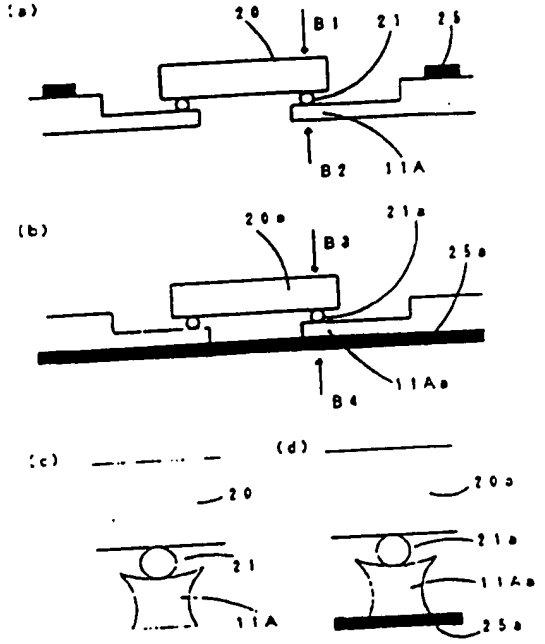
12 19 2003, EAST Version: 1.03.0 02

11 リードフレーム素材
51 フォトレジスト
52 レジストパターン
53 インナーリード
54 樹脂封止型半導体装置
60、60a 半導体素子
61、61a ダンパッド
62 インナーリード
63、63a インナーリード先端部
63aA アウターリード
64、64a
65、65a
66
67
67a
70
71
72
72A 端部)
10 73
12 樹脂
半導体素子電極部
ワイヤ
バンプ
半導体素子
バンプ
配線(インナーリード)
電極部(インナーリード先
セラミック基板

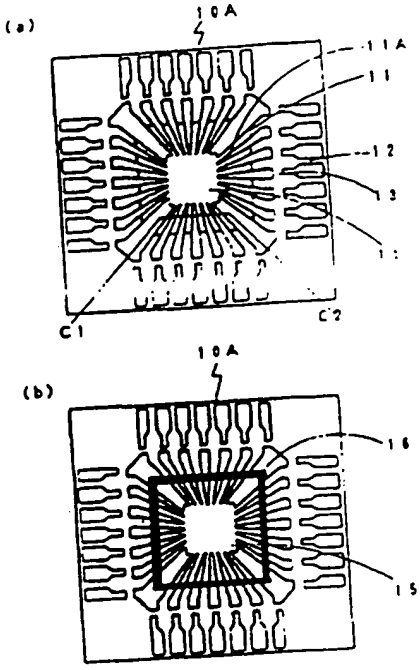
(1/4)



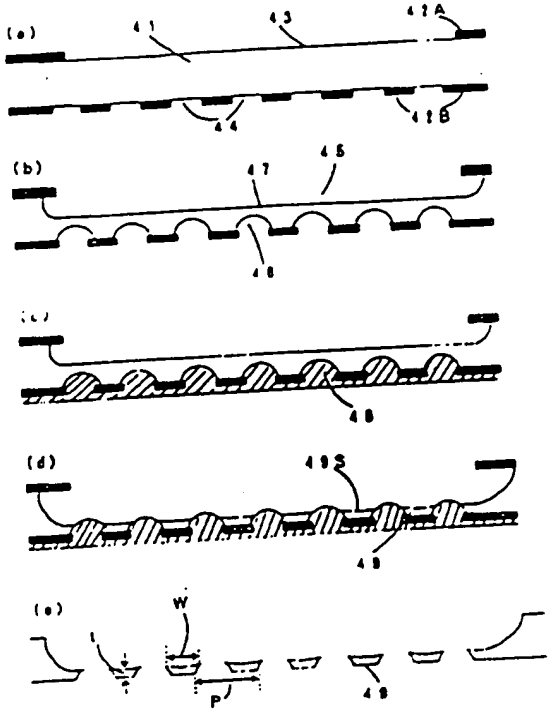
(1/4)



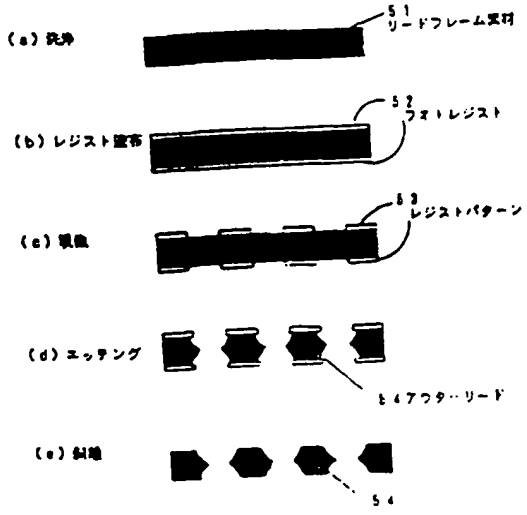
【図3】



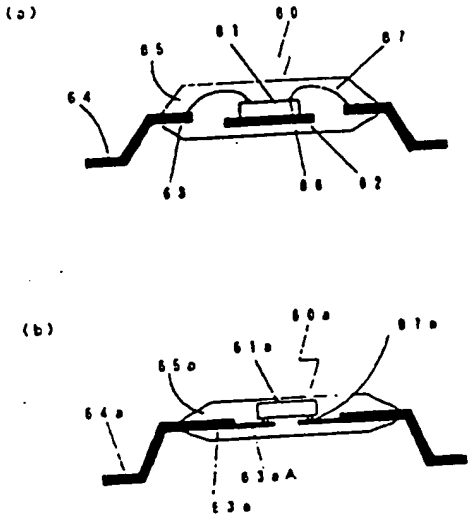
【図4】

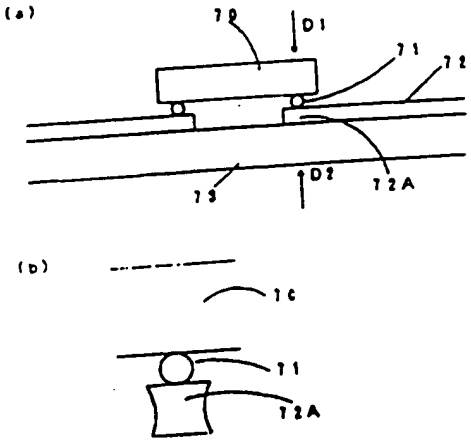


【図5】



【図6】



2003. 1 AST Version: 1.03.0002

[147]